

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 1 1 - 1 0 3 2 2 9

(43) 公開日 平成11年(1999)4月13日

(51) Int. Cl. <sup>6</sup>	識別記号	F I		
H 0 3 H	7/075	H 0 3 H	7/075	A
H 0 1 F	27/00	H 0 1 F	17/00	D
	27/36		41/04	C
	17/00		41/06	C
	41/04	H 0 3 H	3/007	Z
審査請求	未請求	請求項の数 9	O L	(全 9 頁)
				最終頁に続く

(21) 出願番号 特願平9-262537

(22) 出願日 平成9年(1997)9月26日

(71) 出願人 000003067

ティーディーケイ株式会社

東京都中央区日本橋1丁目13番1号

(72) 発明者 林 克彦

東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

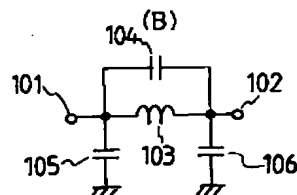
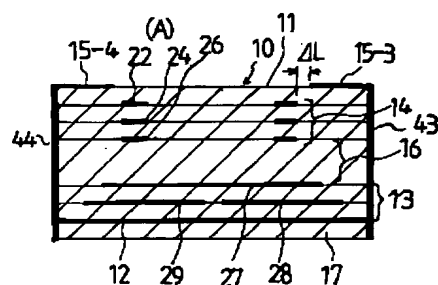
(74) 代理人 弁理士 若田 勝一

(54) 【発明の名称】 高周波部品およびその製造方法

(57) 【要約】

【課題】 インダクタンス素子やコンデンサ等からなる受動素子を内蔵する多層基板を用いた高周波部品において、シールド機能を損なわずに小型化、実装の安定性確保、チップサイズ実装を可能とした高周波部品およびその製造方法を提供する。

【解決手段】 高周波部品 10 の一方の表面に外部接続電極 15 を有する。高周波部品 10 の外部接続電極 15 が設けられた面の反対側の面の近傍でかつ高周波部品の内部に接地電極 12 を設ける。



10 : 高周波部品、11 : 多層基板、12 : 接地電極  
13 : コンデンサ部、14 : コイル部  
15-3、15-4 : 外部接続電極  
16 : スペース層、22、24、26 : コイルの電極  
27~29 : コンデンサ電極、101、102 : 端子  
103 : インダクタンス素子、104~106 : コンデンサ

## 【特許請求の範囲】

【請求項 1】 内部に導体パターンで形成された受動素子を有する多層基板を用いた高周波部品であって、前記高周波部品の一方の表面に外部接続電極を有すると共に、

前記高周波部品の外部接続電極が設けられた面の反対側となる面近傍でかつ高周波部品の内部に接地電極を設けたことを特徴とする高周波部品。

【請求項 2】 請求項 1 において、前記多層基板内の受動素子により、フィルタ、カプラ、フェイズシフタのいずれかの機能またはこれらを複合した機能を持たせたことを特徴とする高周波部品。

【請求項 3】 請求項 1 または 2 において、多層基板内の受動素子のうち、コンデンサは、前記高周波部品を構成する多層基板の積層方向で前記接地電極がある側に偏在させ、かつ前記接地電極をコンデンサ電極の一部として用いたことを特徴とする高周波部品。

【請求項 4】 請求項 1 から 3 までのいずれかにおいて、多層基板内の受動素子のうち、インダクタンス素子は、多層基板の積層方向で前記外部接続電極が形成される側に偏在させて設けたことを特徴とする高周波部品。

【請求項 5】 請求項 4 において、前記外部接続電極を形成する導体パターンは、前記インダクタンス素子を形成するパターンに対し、積層方法での重なりを回避して形成したことを特徴とする高周波部品。

【請求項 6】 請求項 1 から 5 までのいずれかにおいて、前記高周波部品を構成する回路の一部は前記高周波部品の側面に設けた外部接続電極により構成し、該側面に設けた外部接続電極は、前記表面に設けた外部接続電極に電氣的に接続したことを特徴とする高周波部品。

【請求項 7】 請求項 1 から 6 までのいずれかにおいて、高周波部品の表面の外部接続電極上に半田バンプを形成したことを特徴とする高周波部品。

【請求項 8】 請求項 1 の高周波部品を製造する方法であって、前記高周波部品の接地電極が形成された層が前記多層基板の積層方法で前記接地電極が露出しない一方の最外層となり、かつ、前記高周波部品の外部接続電極が形成された層が前記多層基板の積層方法で前記外部接続電極が露出する他方の最外層となるように導体と基板材料とを積層することを特徴とする高周波部品の製造方法。

【請求項 9】 請求項 6 の高周波部品を製造する方法であって、前記高周波部品の側面に設けた外部接続電極と、表面に設けた外部接続電極とを、同一工程でメッキ処理することを特徴とする高周波部品の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、携帯電話、自動車電話等の無線機器、あるいはその他の各種通信機器等の分野において使用される表面実装型の高周波部品とその製造方法に係り、特に電磁氣的なシールド構造を有し、かつ小型化並びに小面積実装が可能な高周波部品とその製造方法に関する。

## 【0002】

【従来の技術】 従来の表面実装型高周波部品のうち、小型化を図ったものとして、特開平 5-259703 号や、特開平 7-336176 号等がある。これらは面実装可能なローパスフィルタの構造について開示しており、ストリップラインを多層基板内に形成すると共に、シールド機能を持たせた構造である。

【0003】 これらの高周波部品は、基本的に図 6

(A) の外観図と、図 6 の X-X 断面図である図 6

(B) によって表現される。図 6 (A)、(B) においては、ストリップラインの代わりに旋回パターンを使ったコイルパターンを用いて構成された高周波部品として説明する。図 6 (A)、(B) において、1 は多層基板でなる高周波部品、2 は高周波部品 1 の側面に設けた外部接続電極、3 は高周波部品の積層方向の一方の側に設けた接地電極、6 は積層方向の他方の側に設けた接地電極、4 はコイル部、5 はコンデンサ部であり、該コイル部 4 とコンデンサ部 5 はそれぞれこれらの接地電極 3、6 の間にスペース層（層内の殆どの領域に導体が設けられていない層）7、8 を介在させて設けられる。

【0004】 この高周波部品 1 は、上下に接地電極 3、6 を設けることにより、外部からの電磁氣的な影響を防ぐシールド構造を実現している。また、コンデンサ部 5 は、接地電極 6 の導体パターンをコンデンサの接地する側の電極として利用している。一方、コイル部 4 は、高周波部品 1 の積層方向の下側のコンデンサ部 5 と、上側の接地電極 3 との間にスペース層 7、8 を介在させることにより、コイル部 4 の Q が低下しない構造としている。

【0005】 このように高周波部品 1 は構成されており、携帯電話等の高周波回路内で使用される際、高周波回路内での磁氣的な環境の変化に影響されことなく、動作させることが可能となる。

## 【0006】

【発明が解決しようとする課題】 しかしながら、上記した従来の高周波部品には次のような課題があった。まず、高周波部品 1 は積層方向で上下双方の最外層付近に接地電極 3、6 が形成されているが、高周波部品 1 の内、コイル部 4 についてはコイルの Q が低下しないようにするために、コイル部 4 が形成される層の両側に十分なスペース層 7、8 を形成する必要がある。

【0007】 一般にコイルの場合、コイルを形成する旋回導体パターンを積層方向で上側ないし下側から覆う形で導体パターンを形成するとコイルの有するインダクタ

ンス値が変化する。そのため、インダクタンスの低下分を補うために、前記コイルを形成する旋回導体パターンの径を大きくするか、あるいは旋回数を増やす必要があり、このことはすなわち、旋回する導体の長さを長くすることにつながる。

【0008】しかしながら、前記コイルの長さを長くすることは、前記コイルの有する実抵抗値が増大することにつながり、それ故前記コイルのQは低下する。前記Qの低下は高周波部品1の例えば挿入損失等の電気特性を悪化させる原因となる。

【0009】従って、前記スペース層7、8は厚めに設計する必要がある、このことが従来の高周波部品1の薄型化を困難にしていた。

【0010】さらに、スペース層7、8により高周波部品1の厚みが大きくなることにより、その厚みが高周波部品1の縦横の寸法の内の一方の寸法とほぼ同等ないしは厚みの方が大きくなる可能性がでてくる。このように、部品1の厚みが縦横の寸法の内の一方の寸法と同等ないしは厚みの方が大きくなると、部品1がマザーボードに搭載される際、マウンターによるマザーボードへのマウント時の衝撃で部品1が転倒しやすくなる。すなわち、搭載部品としての実装安定性が低下する。このため、製造現場において、部品実装工程でマウンターにより部品の搭載を行った後に手作業による半田付け後の手直しが必要となり、量産効率が低下する。このような理由から、量産効率を低下させずにすむためには、部品1の厚みに対して部品1の縦横の寸法を小さくすることはできず、厚みの限界が小型化の限界を意味していた。

【0011】一方、近年においては、チップサイズ実装対応のチップ部品の要求が出てきている。従来表面実装対応のチップ部品は、チップ部品の側面に形成された電極によりマザーボード上の電極と半田接続される。このため、前記半田接続では半田のフィレット（チップ部品の側面電極からマザーボード上の電極との間にできる半田のせり上がり）が生じる。従って、従来のチップ部品をマザーボードに搭載する際には、前記半田のフィレットのための面積（通常1個のチップ部品に複数箇所必要）と前記チップ部品を搭載する側から見た大きさの面積の双方が前記チップ部品搭載のために実装面積として設計する必要があった。

【0012】なお、図6（B）に示すように、側面の外部接続電極2の一部が高周波部品1上面および底面に入り込む部分2aを利用してチップサイズ実装を行うこともできなくはないが、この入り込んだ部分2aは電極形状が小さい上に、側面の外部接続電極2に付加的にできるものであるため、その形状自体も不安定になりやすい。また、入り込んだ部分2aはその電極形状が小さいため、高周波部品1をマザーボードに実装した際、高周波部品1はマザーボードに対して十分な固着強度を得ることができない。

【0013】本発明は、上記問題点を鑑み、高周波部品の小型化に際し、前記高周波部品の縦横寸法の内の短い方の寸法が同等になるかあるいは超えることを回避し、これにより高周波部品の実装の安定性を確保すると共に、部品外部からの電磁気的影響を受けないシールド構造を有し、さらに小面積実装、すなわちチップサイズ実装を可能とした構造の高周波部品およびその製造方法を提供することを目的とする。

【0014】

10 【課題を解決するための手段】この目的を達成するため、本発明の高周波部品は、内部に導体パターンで形成された受動素子を有する多層基板を用いた高周波部品であって、前記高周波部品の一方の表面に外部接続電極を有すると共に、前記高周波部品の外部接続電極が設けられた面の反対側となる面近傍でかつ高周波部品の内部に接地電極を設けたことを特徴とする（請求項1）。

【0015】また、本発明の高周波部品は、前記多層基板内の受動素子により、フィルタ、カプラ、フェイズシフタのいずれかの機能またはこれらを複合した機能を持たせたことを特徴とする高（請求項2）。

【0016】また、本発明の高周波部品は、多層基板内の受動素子のうち、コンデンサは、前記高周波部品を構成する多層基板の積層方向で前記接地電極がある側に偏在させ、かつ前記接地電極をコンデンサ電極の一部として用いたことを特徴とする（請求項3）。

【0017】また、本発明の高周波部品は、多層基板内の受動素子のうち、インダクタンス素子は、多層基板の積層方向で前記外部接続電極が形成される側に偏在させて設けたことを特徴とする（請求項4）。

30 【0018】また、本発明の高周波部品は、前記外部接続電極を形成する導体パターンは、前記インダクタンス素子を形成するパターンに対し、積層方法での重なりを回避して形成したことを特徴とする（請求項5）。

【0019】また、本発明の高周波部品は、前記高周波部品を構成する回路の一部は前記高周波部品の側面に設けた外部接続電極により構成し、該側面に設けた外部接続電極は、前記表面に設けた外部接続電極に電気的に接続したことを特徴とする（請求項6）。

【0020】また、本発明の高周波部品は、高周波部品の表面の外部接続電極上に半田バンプを形成したことを特徴とする（請求項7）。

【0021】本発明による高周波部品の製造方法は、請求項1の高周波部品を製造する方法であって、前記高周波部品の接地電極が形成された層が前記多層基板の積層方法で前記接地電極が露出しない一方の最外層となり、かつ、前記高周波部品の外部接続電極が形成された層が前記多層基板の積層方法で前記外部接続電極が露出する他方の最外層となるように導体と基板材料とを積層することを特徴とする（請求項8）。

50 【0022】本発明による高周波部品の製造方法は、請

求項6の高周波部品を製造する方法であって、前記高周波部品の側面に設けた外部接続電極と、表面に設けた外部接続電極とを、同一工程でメッキ処理することを特徴とする（請求項9）。

#### 【0023】

【作用】本発明の電子部品は、多層基板の一方の表面に設けた外部接続電極をマザーボード上の電極に接続し、接地電極を設ける側を上にして実装する。ここで、近年の高周波回路部においては、搭載部品が小型化して来ているため、マザーボードの部品実装面における搭載部品の下に電極パターンを通すことは殆ど行われなくなって来ており、そのため、マザーボード側から搭載部品が直接電磁気的影響を受けるといったことは殆どなくなる。

【0024】このような状況により、本発明の高周波部品の様に、マザーボードに搭載した場合に上側となる側にのみ接地電極を設けたシールド構造をとっても、従来のように、上下両側に接地電極を設けた場合と同等なシールド機能を発揮することが可能である。

【0025】また、本発明の高周波部品は外部接続電極を設けた一方の表面には接地電極を設けていないため、外部接続電極側を設けた側にコイル部を設ければ、コイル部はコンデンサ部とのみ十分な距離を確保すれば良いことになる。このことにより、コイル部の上下層に十分がスペースを確保していた構成に比べると、極めて薄型化した設計が可能となる。

【0026】以上により、高周波部品の厚みを薄型化し、かつコイル部のコイルのQの低下を回避することが可能となることにより、さらなる高周波部品の形状の小型化が可能となる。

【0027】さらに、マザーボードに高周波部品を実装した状態においては、外部接続電極が高周波部品の底面部に安定して設けられるため、前記したチップサイズ実装に対応することが可能となる。

【0028】一方、本発明による高周波部品の製造方法においては、シート法による場合、多層基板を構成する各シート上に電極パターンを形成した後、これらのシートを積層成形して多層基板を得るが、外部接続電極が形成される面が積層時に多層基板上に露出する側となり、接地電極が多層基板上に露出しない側となるように各層をシートを積層することにより、外部接続電極と、接地電極の保護層とが積層と同時に形成されるので、積層後にこれらを改めて形成する必要がない。

#### 【0029】

【発明の実施の形態】図1（A）は本発明による高周波部品の一実施例を示す外観図である図3（A）のY-Y断面図、図1（B）はその等価回路図、図2は本実施例の高周波部品の積層構造を示す斜視図である。図1～図3において、高周波部品10は、シート法あるいはスクリーン印刷法によりセラミックや樹脂からなる基板材料と導体とを積層してなる多層基板11からなり、該多層

基板11の一方の表面に外部接続電極15-1～15-4を有し、かつ、多層基板11の外部接続電極15-1～15-4が設けられた面の反対側となる面近傍でかつ高周波部品10の内部に接地電極12を設けてなる。

【0030】本実施例の発明の高周波部品は、多層基板内に、コンデンサ部13を、前記高周波部品を構成する多層基板11の積層方向で接地電極12がある側に偏在させ、かつ接地電極12をコンデンサ電極の一部として設けている。

10 【0031】また、コイル部14からなるインダクタンス素子は、多層基板11の積層方向で外部接続電極15-1～15-4が形成される側に偏在させて設けている。コンデンサ部13とコイル部14との間には、導体層を含まないスペース層16を介在させる。

【0032】外部接続電極15-1～15-4を形成する導体パターンは、インダクタンス素子を形成するコイル部14の導体パターンに対し、積層方向に見て $\Delta L$ で示す間隔を有することにより、積層方法での重なりを回避して形成している。

20 【0033】本実施例の高周波部品は、図1（B）に示すように、コイル部14により構成されるインダクタンス素子103と、コンデンサ部13に形成されるコンデンサ104、105、106とによりローパスフィルタを構成するものについて示す。端子101、102は多層基板11上に複数個形成される外部接続電極15-1、15-2として構成される。

30 【0034】図3の積層構造をシート法により実現する場合について説明する。前記多層基板11は各層を構成するシート20-1～20-9により構成され、最上部のシート20-1上には、外部接続電極15-1～15-4がそれぞれシート20-1の端部に露出する形で形成されている。外部接続電極15-1～15-4の内、15-1、15-2は図1（B）に示した入出力端子101、102となり、15-3、15-4は接地端子となる。

40 【0035】シート20-2～20-4上にはコイル部14が以下に説明するようにヘリカル形状に構成されている。すなわち、本実施例においては、コイル103はシート20-2～20-4上のコ字形の電極22、24、26により形成されており、コ字形の電極22の一端は、シート20-2の端部35に露出し、他端はシート20-2を貫通するスルーホール電極23に接続する。該スルーホール電極23は、次層のシート20-3上のコ字形の電極24の一端に接続し、該電極24の他端は、シート20-3を貫通するスルーホール電極25を介して、次層のシート20-4上のコ字形電極26の一端に接続する。該コ字形電極26の他端36は、シート20-4の端部に露出させる。

50 【0036】次層のシート20-5およびその次層のシート20-6には電極パターンは形成されておらず、上

記したシート 20-2~20-4 に形成されたコイル 103 の Q の低下を防ぐためのスペース層 16 を構成する。

【0037】シート 20-7~20-9 上にはコンデンサ 104、105、106 が以下に説明するように構成されている。最下層のシート 20-9 上にはその略全面を覆う接地電極 12 が形成され、その上のシート 20-8 上には該シート 20-8 を誘電体層として前記接地電極 12 と対向する電極 28、29 が形成され、これらの電極 28、29 が接地電極 12 に対向することにより、それぞれコンデンサ 105、106 が構成される。

【0038】さらに、前記電極 28、29 はその上のシート 20-7 上に形成された電極 27 に、該シート 20-7 を誘電体層としてそれぞれ対向し、コンデンサ 104 を構成する。この場合、コンデンサ 104 の容量は、前記電極 28 と 27 により構成されるコンデンサと、前記電極 29 と 27 とにより構成されるコンデンサとの合成容量となる。前記接地電極 12 は、シート 20-9 上の引き出し電極 33、34 によりシート 20-9 の端部に露出させている。また、電極 28、29 はシート 20-8 上の引き出し電極 30、31 によりシート 20-8 の端部に露出させている。

【0039】上記した各シート 20-1~20-9 を積層して多層基板 11 となる。前記多層基板 11 の各シート 20-1~20-9 で端部まで導出された部分を多層基板の 11 の側面部で導通を得るために、図 3 (A) の外観図にも示すように、側面にも電極 41~44 を設け、該側面電極 41~44 を高周波回路の一部（接続回路）として構成する。

【0040】側面電極 41 は、前記外部接続電極 15-1 と、コイル部 14 の電極 22 の一端 35 と、コンデンサ電極 28 の引き出し電極 30 とを接続する。側面電極 42 は、外部接続電極 15-2 と、コイル部 14 の電極 26 の一端 36 と、コンデンサ電極 29 の引き出し電極 31 とを接続する。側面電極 43 は、外部接続電極 15-3 と、接地電極 12 の引き出し電極 34 とを接続する。側面電極 44 は、外部接続電極 15-4 と、接地電極 12 の引き出し電極 33 とを接続する。

【0041】このように構成した高周波部品 10 は、図 3 (B) に示すように、外部接続電極 15-1~15-4 をマザーボード 60 側（下側）にし、接地電極 12 側をマザーボード 60 の反対側（上側）にして、マザーボード 60 上の電極 61、63 に、外部接続電極 15-3、15-4 を半田 62、64 により接続し、かつ高周波部品 11 をマザーボード 60 に固定する。外部接続電極 15-1、15-2 も同様にマザーボード 60 上の別の電極に固定する。

【0042】このように、表面に形成した外部接続電極 15-1~15-4 をマザーボード 60 に半田等で固定することにより、図 3 (B) から理解されるように、搭

載部品の面積で実装可能なチップサイズ実装が実現される。

【0043】さらに、チップサイズ実装を良好に行わせるために、図 3 (A) に 65 で示すように、外部接続電極 15-1~15-4 の表面に半田バンプ（盛り上り状の半田）を付着させることが可能である。半田バンプ 65 を設けてくことにより、実装が容易となる。尚、前記半田バンプの形成方法としては、半田マスクによりペースト半田を外部接続電極 15-1~15-4 に印刷し、半田リフロー炉を通過させて形成することが可能である。また、蒸着法を用いて半田を外部接続電極 15-1~15-4 に付着させ、その後半田リフロー炉を通過させて形成することも可能である。

【0044】次に上記高周波部品 10 の好ましい製造方法について説明する。本発明による高周波部品 10 を製造する場合、厚膜形成技術を用いたセラミック多層基板 11 を使用することが好ましい。すなわち、前記した各シート 20-1~20-9 にセラミックシートを用い、該電極パターンは導体ペーストを厚膜印刷等で形成することが好ましい。

【0045】この場合、本発明に係る高周波部品の製造方法においては、前記したシート面と形成する導体の関係およびシートの積層方向については上述した実施例の構造と同一の関係とすることが好ましい。すなわち、高周波部品 10 を構成する多層基板 11 の各層 20-1~20-9 のセラミックグリーンシートにそれぞれ厚膜電極パターンを形成した面を上にして積層し、その際、外部接続電極 15-1~15-4 が形成される面が積層時に多層基板 11 上に露出する側となり、接地電極 12 が多層基板 11 上に露出しない側になるようにする。そして、前記各シートは熱プレスにより積層一体化され、脱バインダーを行い、焼成炉においてセラミックと導体を同時に焼成することが好ましい。これにより、焼成後に別の外部接続電極を形成したり接地電極 12 の保護層 17 を形成する必要がなくなる。

【0046】しかしながら、この状態では多層基板 11 に形成されている外部接続電極 15-1~15-4 は半田が付着しにくい。これは、多層基板 11 の素地であるセラミックと外部接続電極 15-1~15-4 との接着強度を向上させるために、前記外部接続電極 15-1~15-4 を形成するための導体ペースト中にガラスフリットが入っているためである。さらに、上述したように、導体とセラミックとを同時焼成する場合には、それぞれの材料の焼成時の収縮度合いを合わせるためにも前記ガラスフリットが必要となる。そのため、焼成後の多層基板 11 の外部接続電極 15-1~15-4 の表面はガラスと導体とが入り混じった状態となり、半田が付着しにくい状態となる。このため、このような導体表面に対してメッキを行って半田付け性を改善させている。

【0047】本発明の高周波部品の製造方法においても

前述のごとく多層基板 11 の外部接続電極 15-1~15-4 に対して半田付け性を改善するためのメッキを行うが、そのメッキ作業は側面電極 41~44 を形成した後に側面電極 41~44 も含めて行う。なお、側面電極 41~44 形成については、導体ペーストを付着後、焼成焼き付けによって形成してもよく、また、蒸着やスパッタリングにより形成してもよい。また、高周波部品 10 の特性に問題がなければ樹脂系導体を側面電極 41~44 に用いてもよい。

【0048】このような側面電極 41~44 を設けることにより、底部のみの電極 15-1~15-4 のみの電極による半田付けによるチップサイズ実装方法のみならず、従来より行われている側面電極による半田付け実装方法となる表面実装にも対応することが可能となり、適用範囲を広げることができる。

【0049】外部接続電極 15-1~15-4 や側面電極 41~44 のメッキ処理については、湿式のみならず、蒸着やスパッタリングのような乾式メッキを行ってもよい。湿式を用いた場合、電解中で行うバレルメッキが良好である。このメッキ作業は、前記高周波部品 10 の側面および底面に設けられた焼結導体の表面状態を良好にする銅メッキを行い、次に半田による電極の溶解を防ぐ（耐半田食われ性）ためのニッケルメッキを行い、さらに半田の付着性を良好にするための錫メッキを行うという順序で行うことが好ましい。

（他の実施例）以上本発明を実施例により説明したが、本発明は次のような実施も可能である。

（1）上記実施例の構造においては、多層基板 11 の側面に電極 41~44 を設けて、高周波部品 10 の回路の配線の一部を構成したが、図 4 の積層構造図に示すように、側面電極 41~44 を用いずに、スルーホール電極 70~73 により回路の配線を行うことも可能である。

【0050】図 4 において、スルーホール電極 70 はシート 20-1~20-7 に連続させて設けたものであり、前記外部接続電極 15-1 と、コイル部 14 の電極 22 の一端と、コンデンサ電極 28 とを接続する。スルーホール電極 71 はシート 20-1~20-7 に連続させて設けたものであり、外部接続電極 15-2 と、コイル部 14 の電極 26 の一端と、コンデンサ電極 29 とを接続する。スルーホール電極 72 はシート 20-1~20-8 に連続させて設けたものであり、外部接続電極 15-3 と、接地電極 12 とを接続する。スルーホール電極 73 はシート 20-1~20-8 に連続させて設けたものであり、外部接続電極 15-4 と、接地電極 12 とを接続する。

【0051】図 5（A）、（B）はそれぞれ図 4 の積層構造を有する高周波部品について、外部接続電極 15-1~15-4 を上側、下側にしてそれぞれ示す。

（2）上記実施例においては、ヘリカル型のコイルをローパスフィルタのインダクタンスとして用いているが、

前記コイルは同一平面上で渦巻き状に形成されるスパイラル形状であってもよい。また、インダクタンス素子としてマイクロストリップ線路等の線路素子を用いてもよい。この場合、前記線路素子と接地電極との距離が小さくなると線路インピーダンスが小さくなることにより線路素子の Q が低下するため、本発明の構成の如く、接地電極と線路素子であるマイクロストリップラインの距離を十分とれる構成が適している。

（3）上記実施例においては、ローパスフィルタの例をあげて説明したが、本発明は、フィルタ以外に、インダクタンス素子とコンデンサからなるカプラやフェイズシフタとしての機能を発揮するか、あるいはこれらを複合した機能を発揮するものを実現することができる。

（4）上記実施例においては、セラミックグリーンシートに導体ペーストを使って印刷法により導体パターンを形成し、それらを積層するシート積層法で高周波部品を製造しているが、誘電体部分となるセラミックも塗料化して、全て印刷法によって積層する印刷積層法を用いても本発明に係る高周波部品の製造は可能である。

## 【0052】

【発明の効果】請求項 1 によれば、高周波部品の一方の表面に外部接続電極を有すると共に、前記高周波部品の外部接続電極が設けられた面の反対側となる面の近傍でかつ高周波部品の内部に接地電極を設けたので、部品の小型化により部品の下に導体パターンを設けない近年の状況においては、従来のシールド構造と同等のシールド効果が得られる。また、外部接続電極を設けた側には接地電極を設けないことにより、部品形状の小型化が可能で、チップサイズ実装が可能な高周波部品が提供できる。

【0053】請求項 2 によれば、前記多層基板内の受動素子により、フィルタ、カプラ、フェイズシフタのいずれかの機能またはこれらを複合した機能を持たせたものであり、これらの小型化、チップサイズ実装が可能となる。

【0054】請求項 3 によれば、多層基板内の受動素子のうち、コンデンサは、前記高周波部品を構成する多層基板の積層方向で接地電極がある側に偏在させ、かつ接地電極をコンデンサの一部として設けたので、多層基板内のスペースにおけるパターンの利用効率が向上し、部品のさらなる小型化が可能となる。

【0055】請求項 4 によれば、多層基板内の受動素子のうち、インダクタンス素子は、多層基板の積層方向で接地電極のない外部接続電極が形成される側に偏在させて設けたので、接地電極までの距離を十分確保できるため、インダクタンス素子の Q の低下を防ぎ、高周波部品の良好な特性を発現できる。

【0056】請求項 5 によれば、前記外部接続電極を形成する導体パターンを、前記インダクタンス素子を形成するパターンに対し、積層方法での重なりを回避して形

成したので、インダクタンス素子のQの低下を防止することができる。

【0057】請求項6によれば、前記高周波部品を構成する回路の一部は前記高周波部品の側面に設けた外部接続電極により構成し、該側面に設けた外部接続電極は、前記表面に設けた外部接続電極に電氣的に接続したので、高周波部品を従来の表面実装部品として兼用することができる。また、従来の高周波部品として用いた場合、本発明の高周波部品は部品の底面側に外部接続電極が新たに形成されている分、部品のマザーボードに対する固着強度が増大する。

【0058】請求項7によれば、高周波部品の表面の外部接続電極上に半田バンプを形成したので、高周波部品のマザーボードへの半田付けが容易となる。

【0059】請求項8によれば、高周波部品の接地電極が形成された層が前記多層基板の積層方法で前記接地電極が露出しない一方の最外層となり、かつ、前記高周波部品の外部接続電極が形成された層が前記多層基板の積層方法で前記外部接続電極が露出する他方の最外層となるように導体と基体材料とを積層することにより、高周波部品を製造するため、電極パターンは積層前の個々のグリーンシート等の基板材料層に対して形成するだけでよく、積層後に改めて電極パターンを高周波部品の積層方向の面に形成する必要がない。また、高周波部品のシールド電極となる接地電極には外部に対する保護層も同時に形成され、積層後に保護層を設ける必要がなく、工程数が少なくてすむ。

【0060】請求項9によれば、前記高周波部品の側面に設けた外部接続電極と、表面に設けた外部接続電極と

を、同一工程でメッキ処理するため、従来の表面実装部品としても使用可能な側面電極にすることができ、メッキ工程数も増えることがない。

#### 【図面の簡単な説明】

【図1】(A)は本発明による高周波部品の一実施例を示す図3(A)のY-Y断面図、(B)は本発明の高周波部品により実現される回路の一例であるローパスフィルタを示す等価回路図である。

【図2】本発明の高周波部品の一実施例を示す積層構造図である。

【図3】(A)は本実施例の外観図、(B)は(A)のY-Y線に沿って示すマザーボードへの実装断面図である。

【図4】本発明の高周波部品の他の実施例を示す積層構造図である。

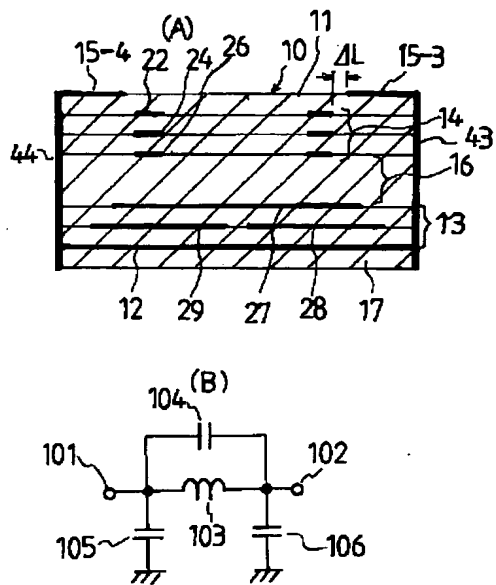
【図5】(A)、(B)はそれぞれ図4の実施例において、外部接続電極を上、下にして示す外観図である。

【図6】(A)は従来の高周波部品の外観図、(B)は(A)のX-X断面図である。

#### 【符号の説明】

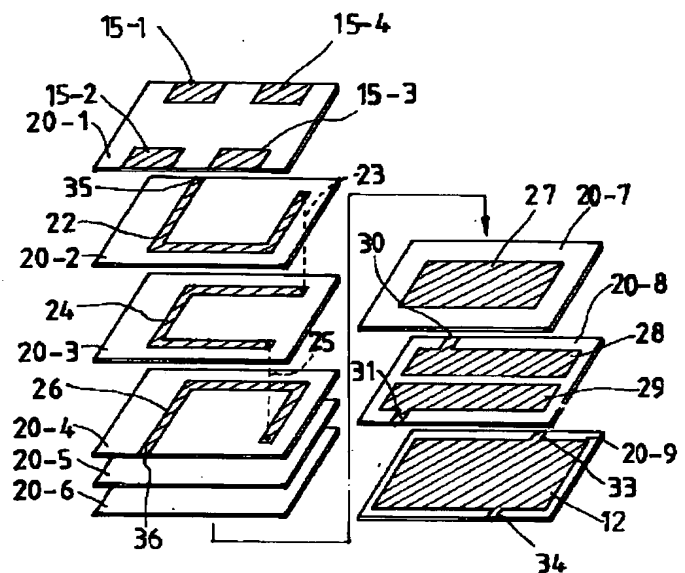
10：高周波部品、11：多層基板、12：接地電極、13：コンデンサ部、14：コイル部、15-1～15-4：外部接続電極、16：スペース層、20-1～20-9：シート、22、24、26：コイルの電極、23、25：スルーホール電極、27～29：コンデンサ電極、41～44：側面電極、60：マザーボード、61、63：電極、62、64：半田、70～73：スルーホール電極、101、102：端子、103：インダクタンス素子、104～106：コンデンサ

【図 1】



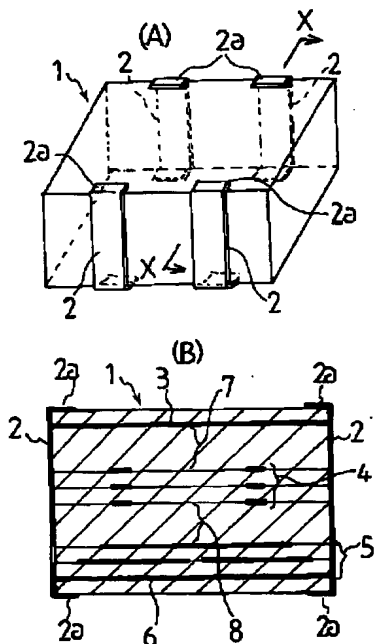
10 : 高周波部品、11 : 多層基板、12 : 接地電極  
 13 : コンデンサ部、14 : コイル部  
 15-3、15-4 : 外部接続電極  
 16 : スペース層、22、24、26 : コイルの電極  
 27~29 : コンデンサ電極、101、102 : 端子  
 103 : インダクタンス素子、104~106 : コンデンサ

【図 2】

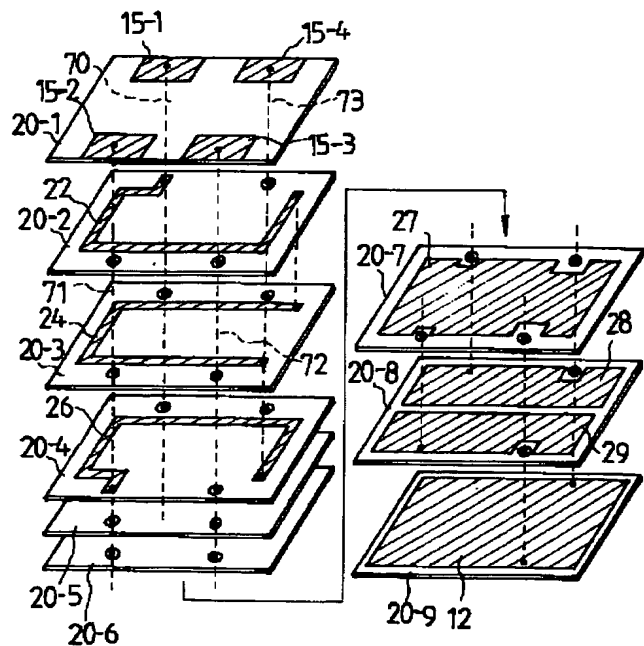


15-1~15-4 : 外部接続電極  
 20-1~20-9 : シート  
 22、24、26 : コイルの電極  
 23、25 : スルーホール電極  
 27~29 : コンデンサ電極

【図 6】



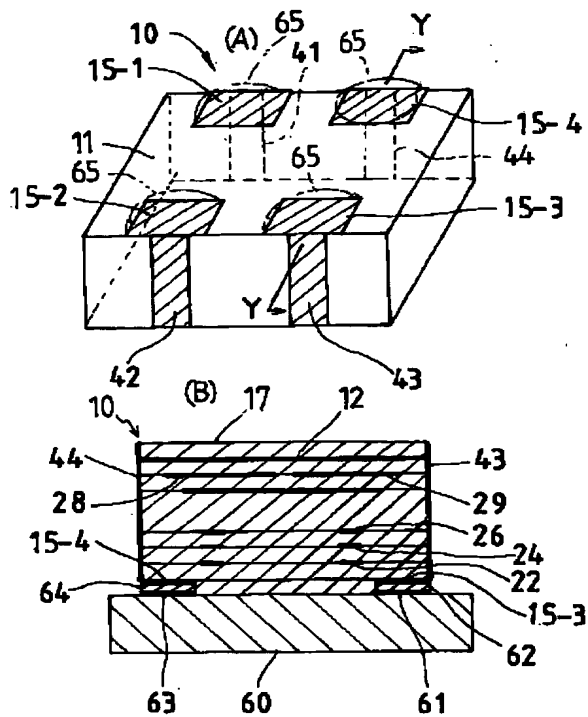
【図 4】



15-1~15-4 : 外部接続電極  
 20-1~20-9 : シート  
 22、24、26 : コイルの電極  
 23、25 : スルーホール電極  
 27~29 : コンデンサ電極  
 70~73 : スルーホール電極

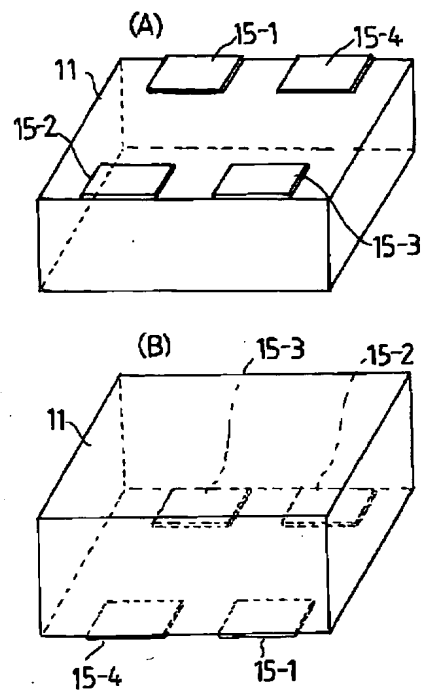


【図 3】



10 : 高周波部品、11 : 多層基板  
 12 : 接地電極、13 : コンデンサ部  
 14 : コイル部、15-1 ~ 15-4 : 外部接続電極  
 22、24、26 : コイルの電極  
 27 ~ 29 : コンデンサ電極  
 41 ~ 44 : 側面電極  
 60 : マザーボード、61、63 : 電極  
 62、64 : 半田

【図 5】



11 : 多層基板  
 15-1 ~ 15-4 : 外部接続電極

フロントページの続き

(51) Int. Cl. <sup>6</sup>

識別記号

F I

H 0 1 F 41/06

H 0 1 F 15/00

D

H 0 1 G 4/40

15/04

// H 0 3 H 3/007

H 0 1 G 4/40

3 2 1 A